

# การ Interface กับ อุปกรณ์ I/O

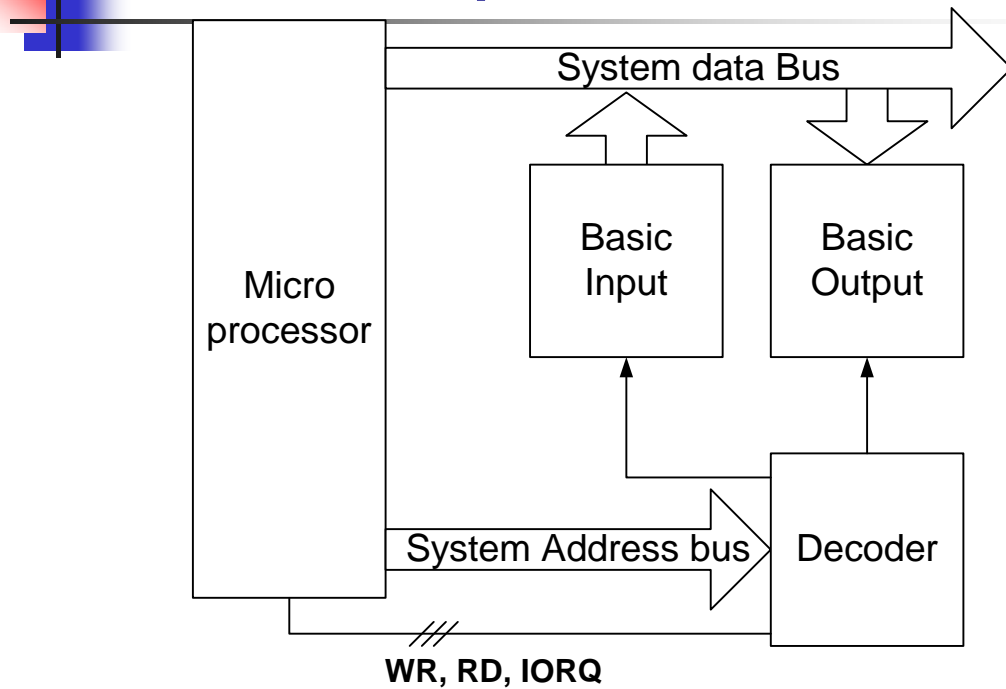
1

## เนื้อหา

- การติดต่อระหว่างอุปกรณ์ I/O กับ Microprocessor
- อุปกรณ์ที่ใช้ใน I/O พื้นฐาน
- ลำดับขั้นตอนการออกแบบ
- ตัวอย่างการออกแบบ
- 8255

2

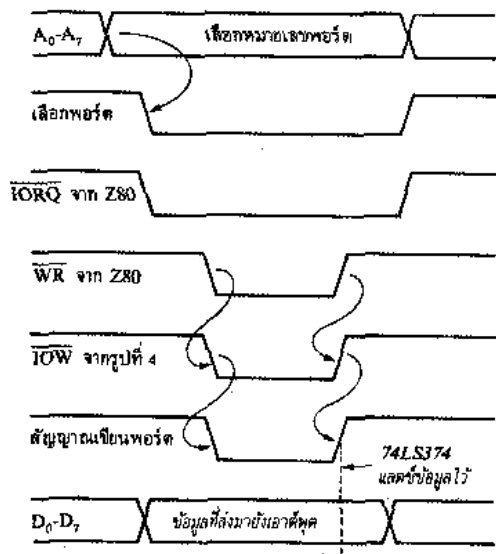
# การติดต่อระหว่างอุปกรณ์ I/O กับ Microprocessor



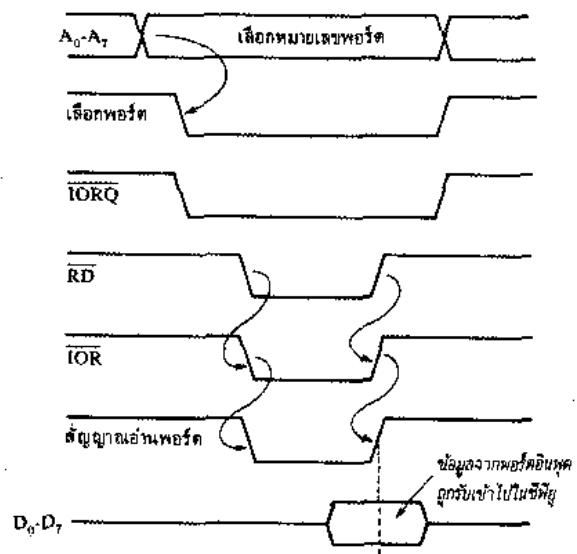
3

- การรับส่งข้อมูลจาก อุปกรณ์ I/O จะผ่านทาง System Data Bus
- นำข้อมูลของของ System Address Bus มาใช้ในการ Decoder เพื่อทำการเลือกที่จะติดต่อกับ อุปกรณ์ I/O ใด
- ใช้สัญญาณ WR, RD, IORQ เพื่อทำการติดต่อกับ I/O

4



รูปที่ 7 แผนผังเวลาของสัญญาณควบคุมการเขียนพอร์ต



รูปที่ 9 แผนผังเวลาของสัญญาณควบคุมการอ่านพอร์ต

## Isolate I/O Vs. Memory Map I/O

### ■ Isolate I/O

- คือการติดต่อกับอุปกรณ์ I/O ตามปรกติ คือข้อมูลจะติดต่อผ่านทาง System Data Bus
- ตำแหน่งของ I/O ที่ต้องการจะติดต่อ จะอ้างได้ 8 bits (กรณีของ Z-80)
- สัญญาณที่ใช้ในการติดต่อ คือ IORQ, WR, RD



## ■ Memory Map I/O

- คือการติดต่อกับอุปกรณ์ I/O ตามปกติ โดยนำเอาตำแหน่งของหน่วยความจำ ตำแหน่งใดตำแหน่งหนึ่ง มาทำเป็น I/O
- ข้อมูลจะติดต่อผ่านทาง System Data Bus เหมือนเดิม ตำแหน่งของ I/O ที่ต้องการจะติดต่อ จะอ้างได้ 16 bits (กรณีของ Z-80 เท่ากับ ค่าของ Register PC )
- สัญญาที่ใช้ในการติดต่อ จะเหมือนกับ การติดต่อกับหน่วยความจำ คือ MREQ, WR, RD

7

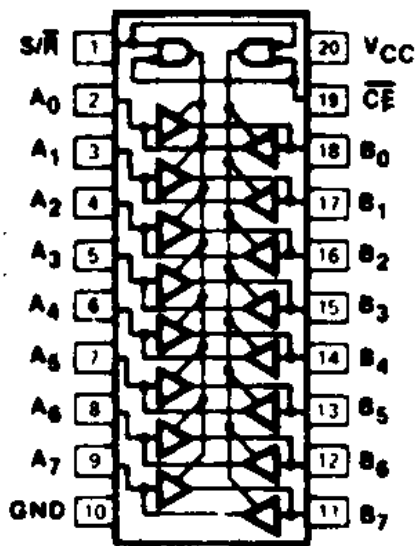


## ■ อุปกรณ์ที่ใช้ใน I/O พื้นฐาน

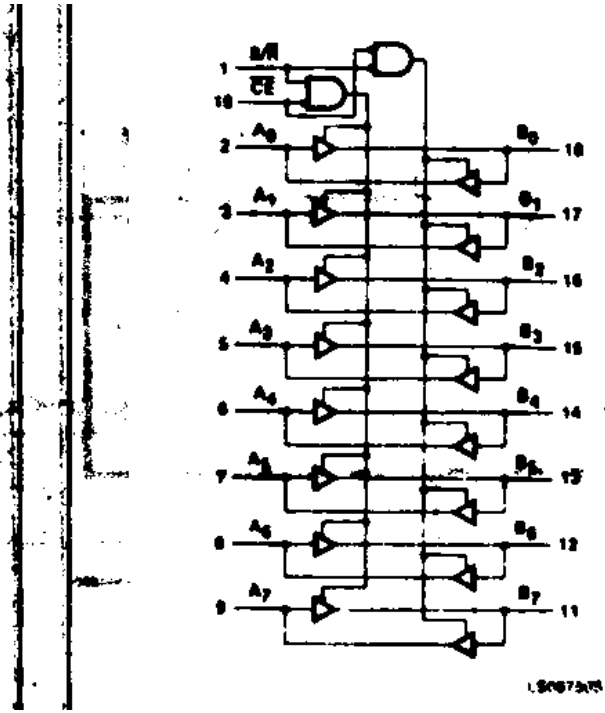
- Basic Input (74245, 74244)
- Basic Output (74373)
- Decoder (74138, 74139)

8

# 74245 (Octal Transceiver 3 - state)

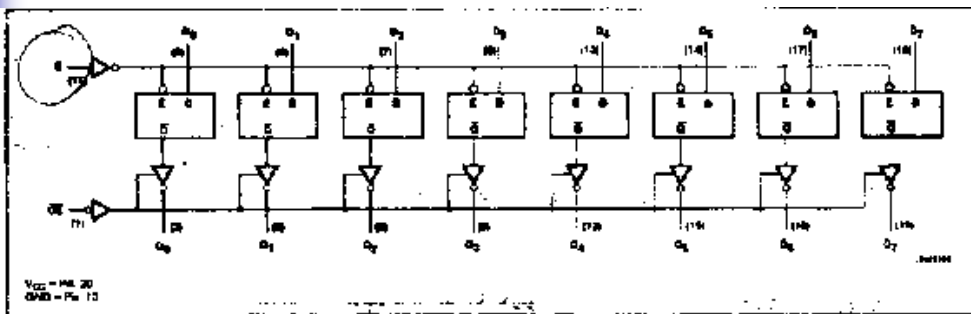


1.0067100

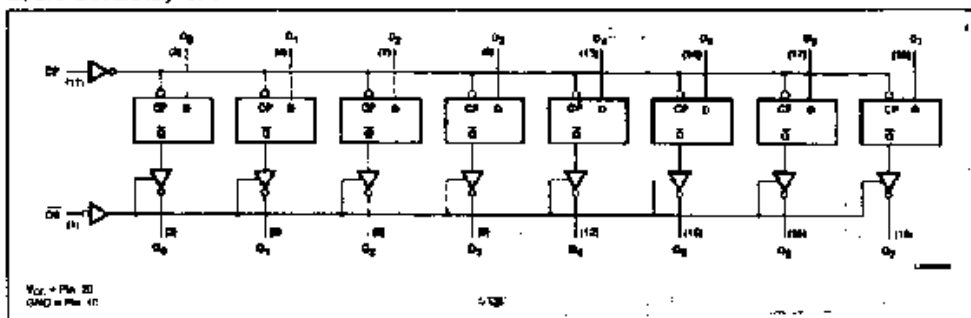


1.5067205

# 74373 (Latch / Flip-Flop)



LOGIC DIAGRAM, '374

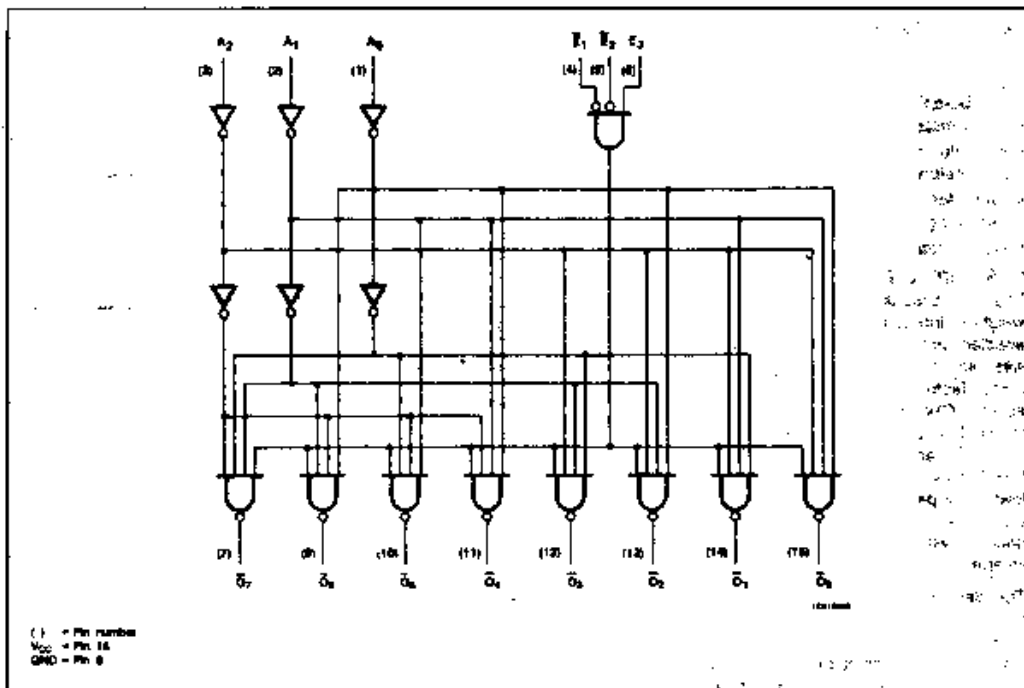


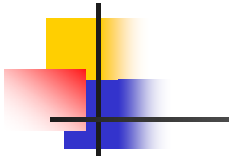
MODE SELECT — FUNCTION TABLE '373

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	OE	E	D <sub>in</sub>		Q <sub>0</sub> - Q <sub>7</sub>
Enable and read register	L	H	L	L	L
	L	H	H	H	H
Latch and read register	L	L	L	L	L
	L	L	H	H	H
Latch register and disable outputs	H	L	L	L	(Z)
	H	L	H	H	(Z)

# 74138 (1 of 8 Decoder)

LOGIC DIAGRAM



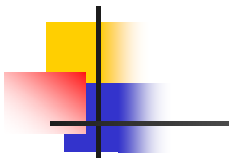


FUNCTION TABLE

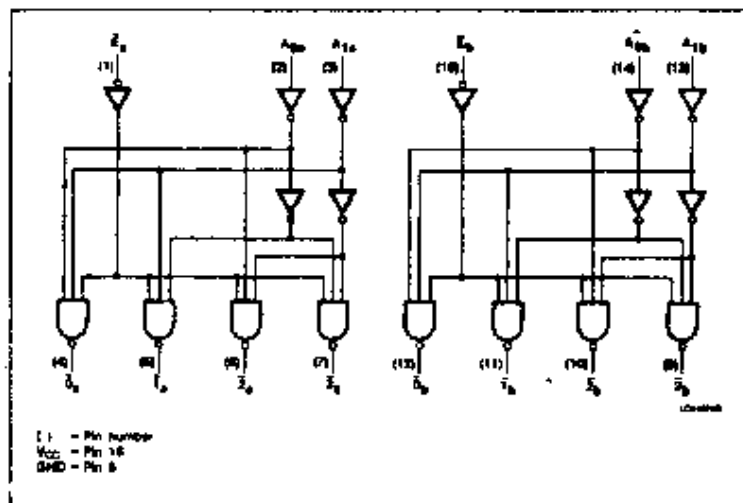
INPUTS						OUTPUTS							
E <sub>1</sub>	E <sub>2</sub>	E <sub>3</sub>	A <sub>0</sub>	A <sub>1</sub>	A <sub>2</sub>	0	1	2	3	4	5	6	7
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	L	L	H	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	L	H	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	L	H	H	H	H	H	H	H	H	H	L

H = HIGH voltage level  
 L = LOW voltage level  
 X = Don't care

## 74139 (1 of 4 Decoder)



LOGIC DIAGRAM



FUNCTION TABLE

INPUTS			OUTPUTS			
E	A <sub>0</sub>	A <sub>1</sub>	0	1	2	3
H	X	X	H	H	H	H
L	L	L	H	H	H	H
L	L	H	H	H	L	H
L	L	H	H	H	H	L

H = HIGH voltage level  
 L = LOW voltage level

## ลำดับขั้นตอนการออกแบบ

- เขียน I/O Map ของ Microprocessor ว่า ณ. ปัจจุบันมี I/O อยู่ ตำแหน่งใดของระบบบ้าง
- เขียน Address ของ I/O ที่เพิ่มเข้าไปใหม่ เพื่อทำการ Decode
- หาความสัมพันธ์ระหว่างสัญญาณของ Microprocessor ในการติดต่อกับอุปกรณ์นั้น
- เขียนวงจรทั้งหมด

15

## I/O Map



16



# เลือก Address เขียนเป็น Logic expression

Address	A7	A6	A5	A4	A3	A2	A1	A0
15H	0	0	0	1	0	1	0	1
28H	0	0	1	0	1	0	0	0
F1H	1	1	1	1	0	0	0	1

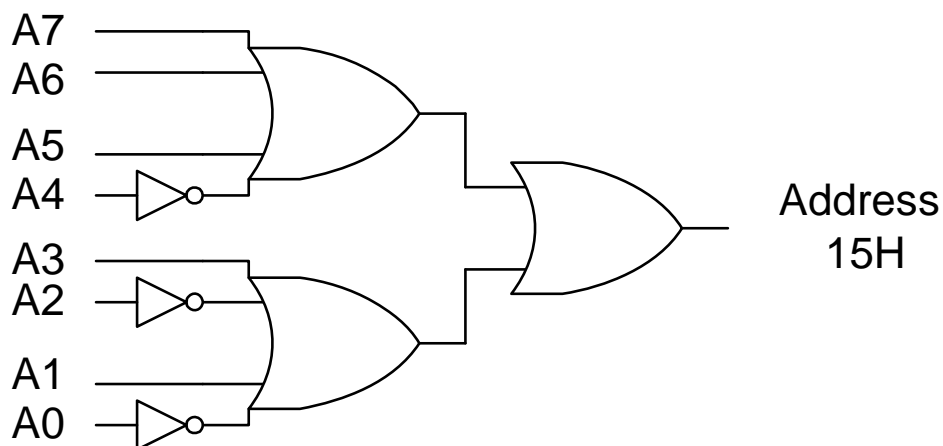
$$15H = A7 + A6 + A5 + \overline{A4} + A3 + \overline{A2} + A1 + \overline{A0}$$

$$28H = A7 + A6 + \overline{A5} + A4 + \overline{A3} + A2 + A1 + A0$$

$$F1H = \overline{A7} + \overline{A6} + \overline{A5} + \overline{A4} + A3 + A2 + A1 + \overline{A0}$$

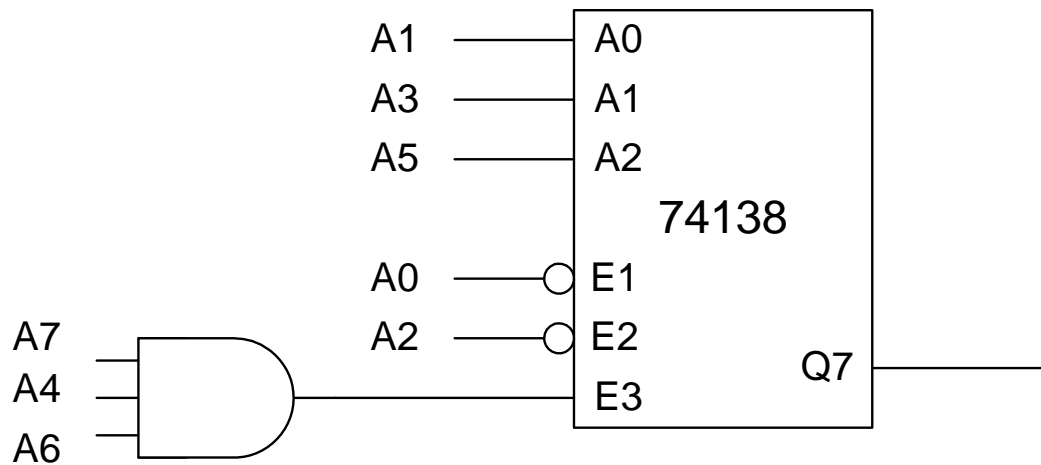
17

$$15H = A7 + A6 + A5 + \overline{A4} + A3 + \overline{A2} + A1 + \overline{A0}$$



18

$$15H = A7 + A6 + A5 + \overline{A4} + A3 + \overline{A2} + A1 + \overline{A0}$$



19

## สัญญาณ I/O Write และ Read

- ในขณะที่ Microprocessor ต้องการเขียนข้อมูลลง I/O สัญญาณ IORQ และ WR จะ Active (Active Low)

$$\overline{IOW} = \overline{IORQ} + \overline{WR}$$

- ในขณะที่ Microprocessor ต้องการเขียนข้อมูลลง I/O สัญญาณ IORQ และ WR จะ Active (Active Low)

$$\overline{IOR} = \overline{IORQ} + \overline{RD}$$

20

## ติดต่อกับ Basic Input (74245)

- ถ้าต้องการให้ 74245 ทำการส่งข้อมูลไปยัง Data Bus ต้องให้ CE Active

Mode	Select port 15	IOR	CE ของ 74245
อ่านข้อมูลจาก I/O ตำแหน่ง 15H	0	0	0
อ่านข้อมูล จาก ตำแหน่งอื่น	1	x	1
	x	1	1

21

- เมื่อ

$$15H = A7 + A6 + A5 + \overline{A4} + A3 + \overline{A2} + A1 + \overline{A0}$$

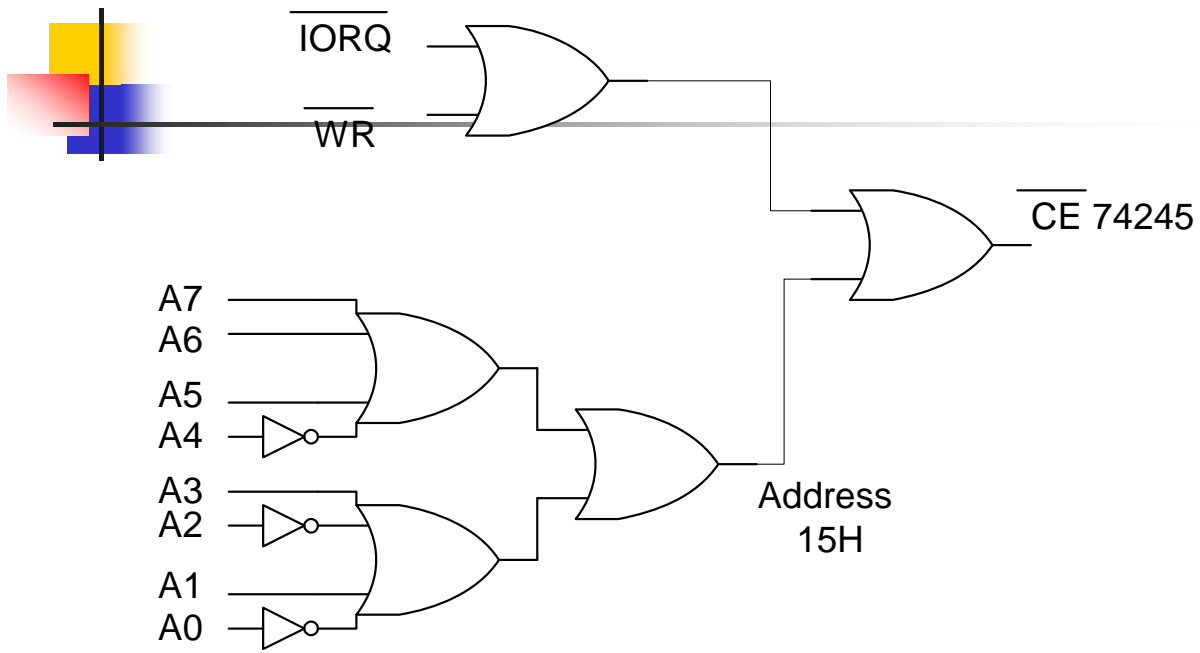
- และ

$$\overline{IOR} = \overline{IORQ} + \overline{RD}$$

- ดังนั้น

$$\overline{CE}_{74245} = \overline{IOR} + 15H$$

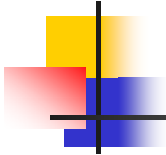
22



## ติดต่อกับ Basic Output (74373)

- ถ้าต้องการเขียนข้อมูลจาก Data Bus ลงใน 74373 ต้องให้ Enable ของ 74373 เป็น High Active

Output Control	Enable	D	Output
L	H	H	H
L	H	L	L
L	L	X	Q
H	X	X	X



Mode	Select port	IOW	Enable ของ 74373
เขียนข้อมูลจาก I/O ตำแหน่ง 15H	0	0	1
อ่านข้อมูล จาก ตำแหน่งอื่น	1	x	0
	x	1	0

$$Enable\ 74373 = \overline{IOW} + 15H$$

## ตัวอย่างวงจร

