



Introduction

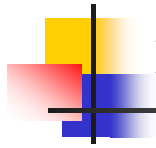
1



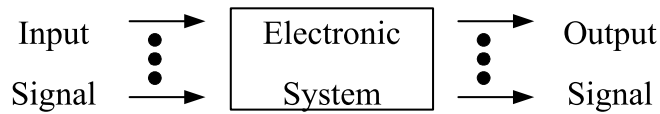
Agenda

- Electronic Systems
- Digital Systems
- Digital System Design Process
- Design Automation
- VHDL

2



Electronic Systems




- อธิบายในลักษณะของ Black Block ที่บอกลักษณะของ Input ที่ต้องการ และลักษณะของ Output ที่ได้จาก Black Block
- Input / Output อยู่ในรูปของสัญญาณ Electronic
- Electronic System สามารถแบ่งได้เป็น 2 ประเภท
 - Analog Electronic System
 - Digital Electronic System

3

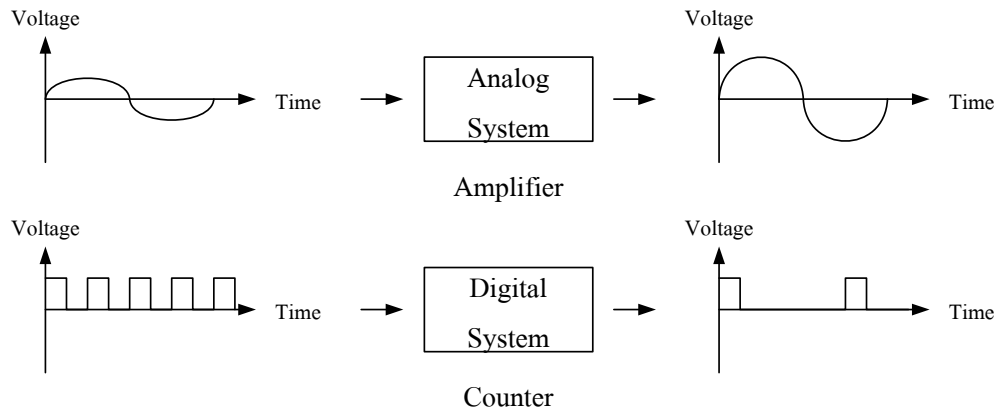


Electronic Systems

- Analog Electronic system ลักษณะของ Magnitude ของสัญญาณ จะเป็นสัญญาณที่ต่อเนื่อง (Continuous) ที่เกี่ยวข้องกับช่วงเวลา
- Digital Electronic System ลักษณะของ Magnitude ของสัญญาณ จะเป็นสัญญาณที่ไม่ต่อเนื่อง (Discrete) ที่เกี่ยวข้องกับช่วงเวลา
 - ค่าอยู่ในช่วงของ Finite Set ที่เป็นไปได้ คือ $\{0, 1\}$, $\{\text{low}, \text{high}\}$
 - สถานะที่มีการเปลี่ยนแปลงในลักษณะ $0 \rightarrow 1 \rightarrow 0$ หรือ $\text{low} \rightarrow \text{high} \rightarrow \text{low}$ เรียกว่า Pulse 

4

Electronic Systems



5

Digital Systems

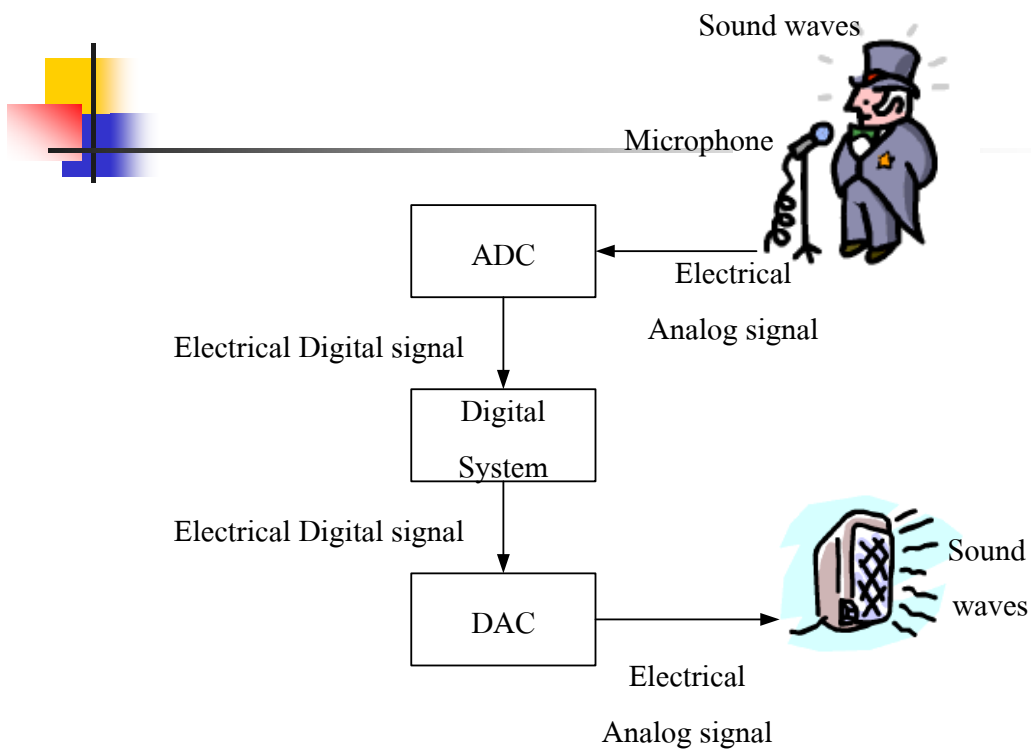
- โดยปกติ ข้อมูลที่จะนำมาเป็น Digital System Input ไม่สามารถสร้างสัญญาณที่เป็น Digital โดยตรง
- ขั้นตอนแรกของการสร้างสัญญาณ Digital ทำการเปลี่ยนข้อมูลที่ได้มาโดยใช้ Transducer
 - Transducer ทำหน้าที่ในการเปลี่ยนสัญญาณทาง กายภาพ ของข้อมูลนั้นให้อยู่ในรูป ของ Electrical Analog Signal
- ขั้นตอนที่ 2 คือการเปลี่ยนจาก Analog Signal ให้เป็น Digital Signal โดยใช้อุปกรณ์ที่เรียกว่า ADC (analog-to-digital Converter)

6

Digital Systems

- ADC จะทำการ สุ่ม ข้อมูลของ Continuous Magnitude ณ. ช่วงเวลาที่กำหนด เปลี่ยนให้เป็นข้อมูลทาง Digital
- ข้อมูลที่ได้จากการทำงานของ Digital System จะถูกเปลี่ยนให้อยู่ในของสัญญาณ Analog โดยใช้ DAC (digital-to-analog Converter)
- ถูกเปลี่ยนโดย Transducer ให้อยู่ในรูปข้อมูลที่ต้องการต่อไป

7



8



Digital Systems

- ข้อดีของ Digital Technology ที่ถูกนำมาใช้แทน Analog Technology
 - ความซับซ้อนน้อยกว่า เมื่อระบบมีขนาดใหญ่ขึ้น
 - มีความน่าเชื่อถือสูง
 - ง่ายต่อการโปรแกรมให้เป็นไปตามการทำงานที่ต้องการ

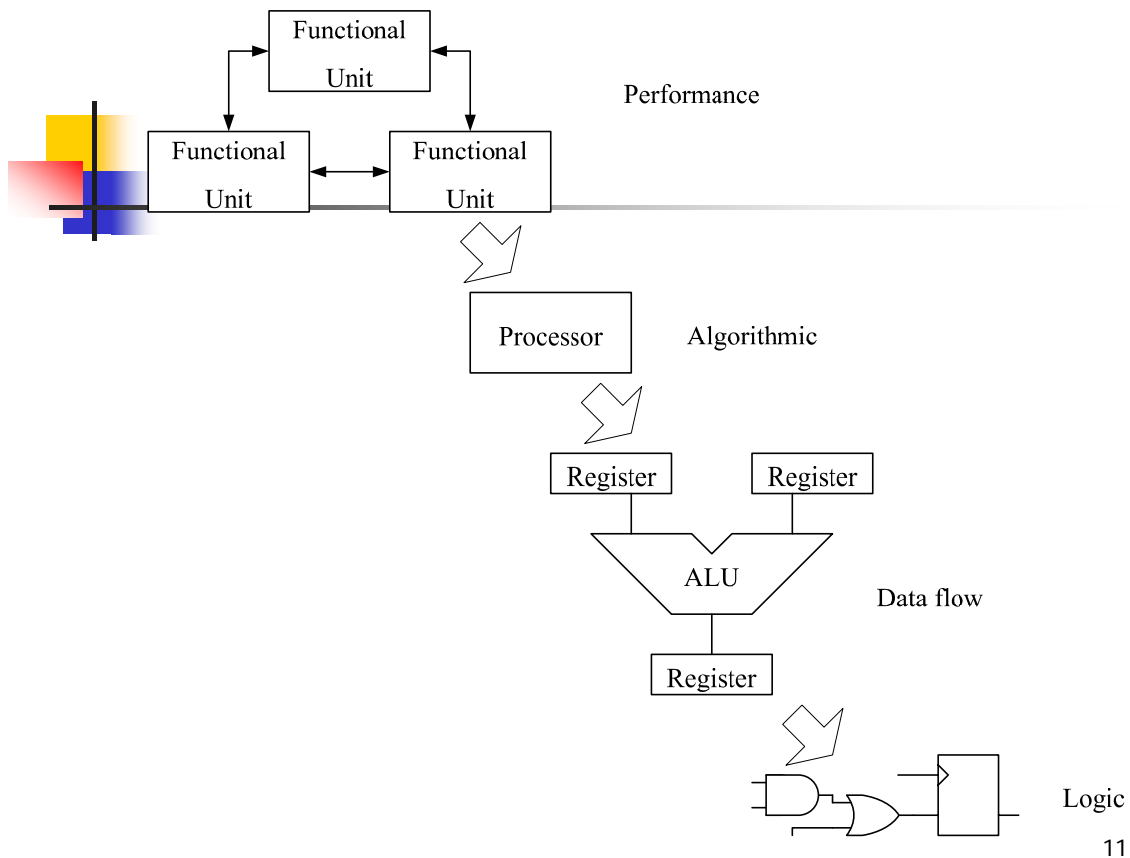
9



Digital System Design Process

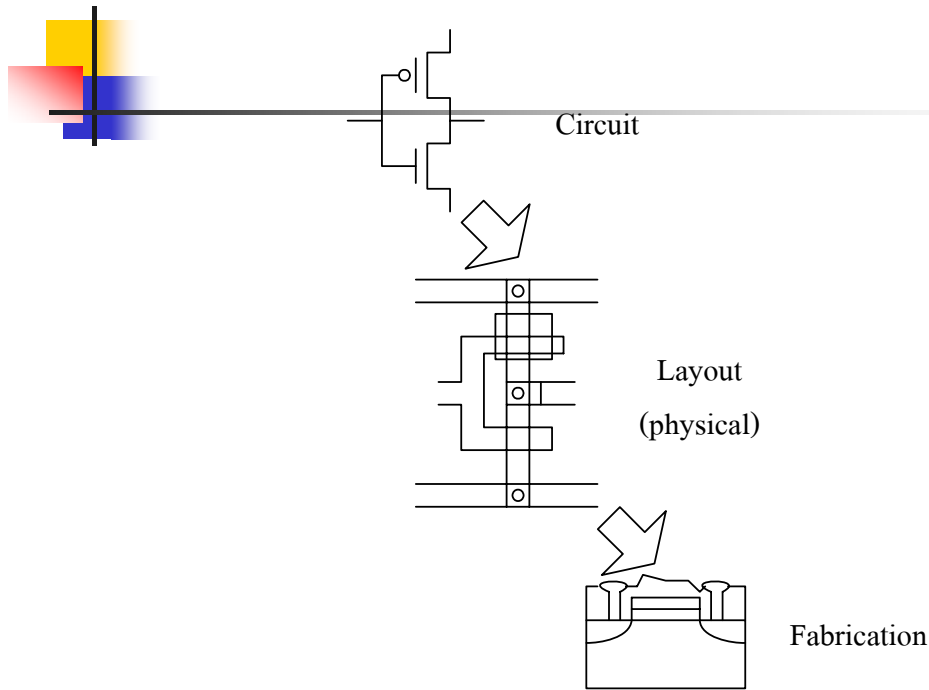
- การออกแบบ เพื่อให้ง่ายต่อการ คิดค้น และตรวจสอบ ระบบ Digital สามารถทำการออกแบบโดยการบอกเป็นระดับ และอธิบาย ย่อยลงไป (level of abstraction)
- Level of abstraction คือวิธีการทำงาน หรือแบบจำลองการทำงาน ของ ระบบ Digital
- เมื่อทำการออกแบบในแต่ละระดับ จะเพิ่มรายละเอียดต่าง ๆ เข้าไปเรื่อย ๆ

10



Digital System Design Process

- Performance เป็นการอธิบายการทำงานหลัก วิธีการเปลี่ยนข้อมูล จาก Input ไปเป็น Output ที่ต้องการ
- Algorithmic ในระดับนี้จะอธิบายขั้นตอนการทำงาน หรือกรรมวิธี ในการทำงาน ที่ทำงานใน Hardware หรือ Software จริง ๆ
- Data flow เป็นการอธิบาย ลำดับของการเคลื่อนที่ของข้อมูล หรือ การเปลี่ยนรูปของข้อมูล และอธิบายวิธีการควบคุม การทำงาน ของ Hard ส่วนต่าง ๆ
- Logic เป็นการแตกรายละเอียด Hardware ในขั้นตอนของ Data Flow ให้อยู่ในรูปของ อุปกรณ์ต่าง ๆ เช่น gate และ flip-flop



13

Digital System Design Process

- Circuit ขั้นตอนนี้จะลงลึกไปถึงรายละเอียด ที่เป็นอุปกรณ์ทางด้านไฟฟ้า เช่น resistors , transistor
- Layout , Fabrication ขั้นตอนนี้จะลงลึกไปถึง ขั้นตอนในการที่จะนำ Circuit ที่ได้มาทำการสร้างเป็น Integrated circuit

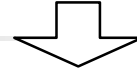
14



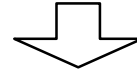
Design Automation

- คือการนำเอา Computer Program มาช่วยในการออกแบบ เพื่อลดความซ้ำซ้อน ในการออกแบบ
- การแบ่งระดับของ tool ที่ใช้ช่วย ในการออกแบบสามารถแบ่งได้ ดังนี้

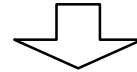
Design Entry



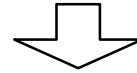
Synthesis



Verification



Physical Design



Fabrication



Test

15

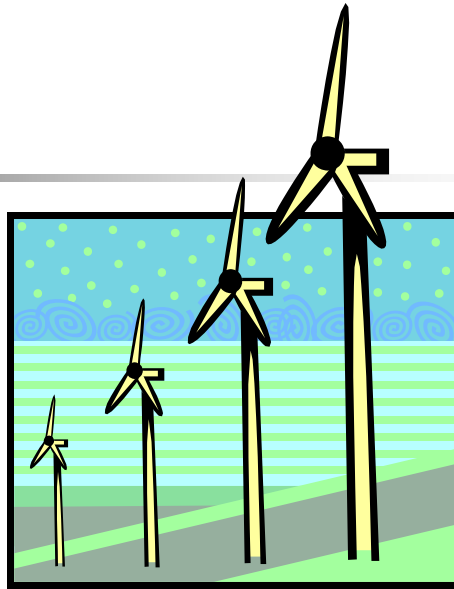
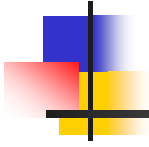


Design Automation

- Design Entry เป็นส่วนที่ให้บริการ ในการติดต่อระหว่าง Computer System กับ User
- Synthesis ทำหน้าที่ช่วยในส่วนของขั้นตอนการสร้างการออกแบบ ซึ่งเป็นส่วนที่มีความซับซ้อน
- Verification เป็นส่วนที่ใช้ในการตรวจสอบความถูกต้อง ในการออกแบบ จำลองการทำงานพื้นฐาน และคำนวณเวลาที่เกิดขึ้น
- Physical Design ช่วยในขั้นตอนของการเปลี่ยนจากรูปแบบของ ลอจิก ให้เป็น Physical Devices
- Fabrication ช่วยในการออกแบบในส่วนของ การผลิต
- Test ช่วยในการทดสอบหลังจากที่ทำการผลิตเรียบร้อยแล้ว

16

Matrix Logic Simulation



17



Matrix Logic Simulation (1)

- สามารถใช้คอมพิวเตอร์มาประยุกต์ ในการหาการทำงานของวงจร Combination และวงจร Sequential
- โดยใช้ความสัมพันธ์ ของ Matrix ดังนี้

$$X = D * \begin{vmatrix} Y \\ C \end{vmatrix}$$

$$Y = A * B * X$$

18



Matrix Logic Simulation (2)

- D คือ Matrix ที่ใช้อธิบายจุดเชื่อมต่อระหว่างขาของ Logic gate พื้นฐานทั้งหมดของวงจร
- X คือ Matrix ของสัญญาณที่ทางขาเข้าทั้งหมดของ Logic gate พื้นฐานแต่ละตัว
- Y คือ Matrix ของสัญญาณที่ทางขาออกทั้งหมดของ Logic gate พื้นฐานแต่ละตัว

19



Matrix Logic Simulation (3)

- C คือ Matrix ของสัญญาณที่ทางขาเข้าทั้งหมดของวงจรตรรกะนั้น
- B คือ Matrix ที่ใช้บอกลักษณะการทำงานทางด้านขาเข้าของ Logic gate แต่ละตัว
- A คือ Matrix ที่ใช้บอกลักษณะการทำงานทางด้านขาออกของ Logic gate แต่ละตัว

20



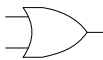
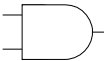
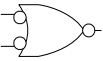
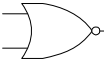


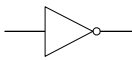
Matrix Logic Simulation (4)

- ลักษณะของ Matrix A และ B ที่ใช้อธิบายการทำงานของ Logic gate แต่ละตัวนั้น จะใช้วิธีการในการอธิบายการทำงานของ logic gate แต่ละตัวในลักษณะของ “OR” ดังนี้

21

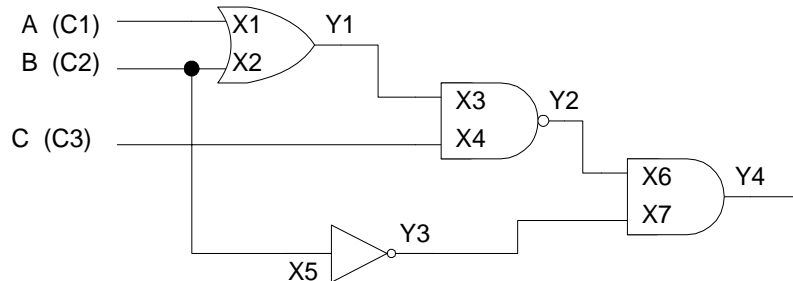


Matrix Logic Simulation (5)

Logic	สัญลักษณ์	Matrix A	Matrix B
OR		T	T
AND	 	F	F
NOR		T	F
NAND	 	F	T
NOT		T	F
		F	T

22

Example (1)



23

Example (2)

- มี Logic gate ทั้งหมดจำนวน 4 gate
- มีจำนวนของ Input ทั้งหมดของ Logic gate แต่ละตัว จำนวน 7 Input (x1 – x7)
- มีจำนวนของ Output ทั้งหมดของ Logic gate แต่ละตัว จำนวน 4 Input (y1 – y4) โดยที่ Y4 จะเป็น Output ของระบบด้วย
- มีจำนวนของ Input ที่ป้อนเข้าสู่ระบบ จำนวน 3 Input คือ A, B และ C (c1 - c3)

24



Example (3)

- สามารถนำไปเขียนเป็น Matrix ได้ดังนี้

Matrix D

$$\begin{array}{c}
 y \quad y \quad y \quad y \quad c \quad c \quad c \\
 1 \quad 2 \quad 3 \quad 4 \quad 1 \quad 2 \quad 3 \\
 x1 \quad \left| \begin{array}{ccccccc} 0 & 0 & 0 & 0 & 1 & 0 & 0 \end{array} \right| \\
 x2 \quad \left| \begin{array}{ccccccc} 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{array} \right| \\
 x3 \quad \left| \begin{array}{ccccccc} 1 & 0 & 0 & 0 & 0 & 0 & 0 \end{array} \right| \\
 x4 \quad \left| \begin{array}{ccccccc} 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{array} \right| \\
 x5 \quad \left| \begin{array}{ccccccc} 0 & 0 & 0 & 0 & 0 & 1 & 0 \end{array} \right| \\
 x6 \quad \left| \begin{array}{ccccccc} 0 & 1 & 0 & 0 & 0 & 0 & 0 \end{array} \right| \\
 x7 \quad \left| \begin{array}{ccccccc} 0 & 0 & 1 & 0 & 0 & 0 & 0 \end{array} \right|
 \end{array}$$



Example (4)

$$\begin{array}{c}
 y \quad y \quad y \quad y \\
 1 \quad 2 \quad 3 \quad 4 \\
 A = \left| \begin{array}{cccc} T & & & \\ & T & & \\ & & F & \\ & & & F \end{array} \right|
 \end{array}
 \quad
 \begin{array}{c}
 x \quad x \quad x \quad x \quad x \quad x \quad x \\
 1 \quad 2 \quad 3 \quad 4 \quad 5 \quad 6 \quad 7 \\
 B = \left| \begin{array}{ccccccc} T & T & & & & & \\ & & F & F & & & \\ & & & & T & & \\ & & & & & F & F \end{array} \right|
 \end{array}$$



Example (5)

- การจำลองการทำงาน เริ่มจาก
 - ต้องกำหนดให้ Output ของ Logic gate แต่ละตัวมีค่าเป็น logic ใด logic หนึ่งก่อน เพื่อที่จะใช้ประกอบในการหาผลการทำงาน ของวงจรตรรกะ
 - หากการทำงานของวงจร โดยกำหนด Input ที่ต้องการจะหา Output ที่ได้จากวงจร

27



Example (6)

- กำหนดให้ สถานะเริ่มต้นของ Output Y1 – Y4 เป็น “1”
หมด และ Input ที่ป้อนให้กับระบบ ที่ B มีค่าเป็น “1”
และที่ A, C มีค่าเป็น “0” ดังนั้น
- จะได้ Matrix X มีค่าเท่ากับ

$$X = D * \begin{vmatrix} Y \\ C \end{vmatrix}$$

28



Example (7)

$$X = \left(\begin{array}{cccccc|c} 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & *1 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \end{array} \right) = \left(\begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \\ 1 \\ 1 \\ 1 \end{array} \right)$$

29



Example (8)

$$Y = \left(\begin{array}{ccc|cc} T & & & T & T \\ & T & & & \\ & & F & & F \\ & & & * & \\ & & & & T \\ & & F & & \\ & & & & F \\ & & & & F \end{array} \right) = \left(\begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \\ 1 \\ 1 \\ 1 \end{array} \right)$$

30



Example (9)

$$Y = \begin{array}{c|c|c|c} T & & & 1 \\ & T & & 1 \\ & & F & 1 \\ & & & * \\ & & & F \\ & & & 0 \end{array} = \begin{array}{c|c} 1 \\ 1 \\ 0 \\ 1 \end{array}$$

Output = Y4

31



Example (10)

- ผลที่ได้จาก Matrix Y ในครั้งแรก อาจจะยังไม่ใช่ Output ได้ จากวงจร ที่แท้จริง
- ใน Gate แต่ละตัว มี Delay Time อยู่ จาก วงจรตัวอย่าง ต้อง ใช้ ประมาณอย่างน้อย 3 Delay Time จึงจะได้ผลลัพธ์ ที่แน่นอน
- หรือทำการ Simulate การทำงาน จนกว่า Output ที่ได้จากระบบจะคงที่

32



Example (11)

■ ครั้งที่ 2

$$X = \left(\begin{array}{cccccc|c} 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \end{array} \right) = \left(\begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \\ 1 \\ 1 \\ 0 \end{array} \right)$$

33



Example (12)

$$Y = \left(\begin{array}{ccc|cc} T & & & T & T \\ & T & & & \\ & & F & & F & F \\ & & & & & T \\ & & & & & & F & F \end{array} \right) = \left(\begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \\ 1 \\ 1 \\ 1 \\ 0 \end{array} \right)$$

34



Example (13)

$$= \left| \begin{array}{ccc|c} T & & & 1 \\ & T & & 1 \\ & & F & 1 \\ & & & F \\ & & & & F \\ & & & & & 1 \end{array} \right| * = \left| \begin{array}{c} 1 \\ 1 \\ 0 \\ 0 \end{array} \right|$$



Example (14)

■ ครั้งที่ 3

$$X = \left| \begin{array}{cccccccc|c} 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \end{array} \right| * = \left| \begin{array}{c} 0 \\ 1 \\ 1 \\ 0 \\ 1 \\ 1 \\ 0 \end{array} \right|$$



Example (12)

$$Y = \begin{array}{cccc|cccc|cccc} T & & & & T & T & & & & & & & & & & & 0 \\ & T & & & & & F & F & & & & & & & & & 1 \\ & & F & & & & & & T & & & & & & & & 1 \\ & & & F & & & & & & F & F & & & & & & 0 \\ & & & & & & & & & & & & & & & & 1 \\ & & & & & & & & & & & & & & & & 1 \\ & & & & & & & & & & & & & & & & 0 \end{array}$$



Example (13)

$$= \begin{array}{cccc|cccc} T & & & & 1 & & & & 1 \\ & T & & & 1 & & & & 1 \\ & & F & & 1 & & & & 0 \\ & & & F & 1 & & & & 0 \end{array} = \begin{array}{c} 1 \\ 1 \\ 0 \\ 0 \end{array}$$

- ในรอบที่ 3 จะเห็นได้ว่า Output Y ที่ได้จาก Logic Gate แต่ละตัว
คงที่จะได้ค่า Output ที่แน่นอน